



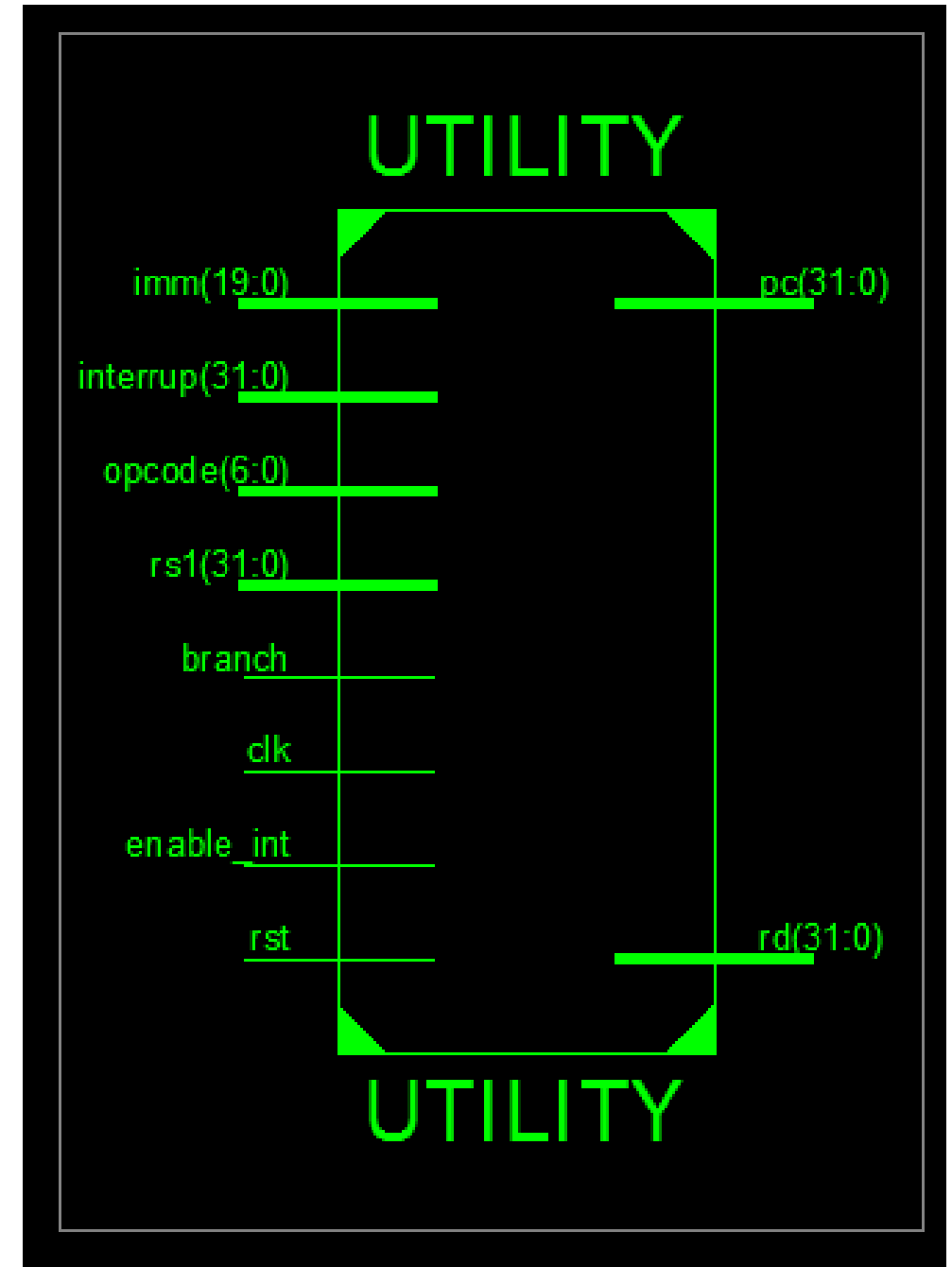
UTILIDADES DEL PROCESADOR

Manual de USUARIO

ENTRADAS

El bloque de utilidades del procesador consta de las siguientes entradas:

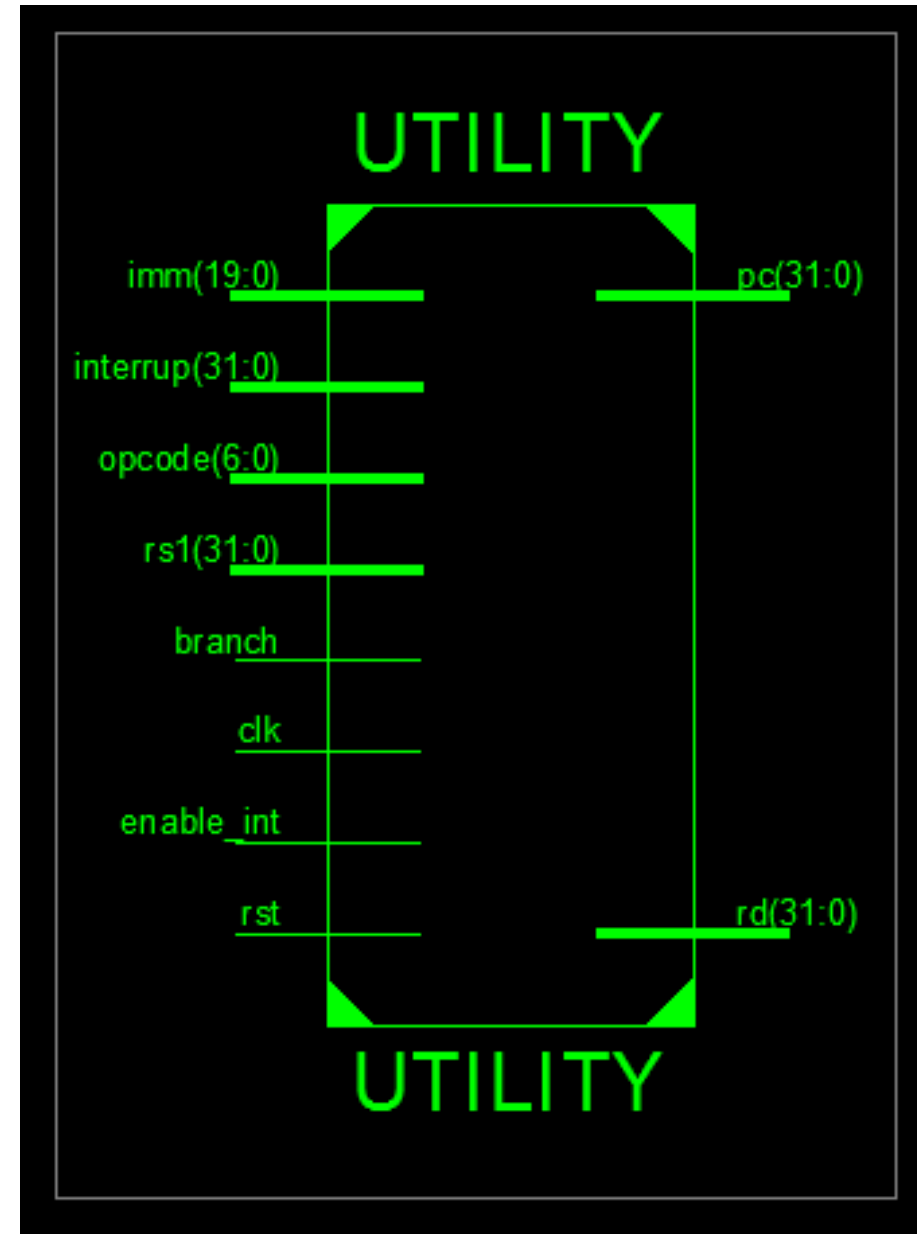
- **Imm:** Un valor inmediato de 32 bits (expandidos previamente en el bloque del decodificador). Útil para las siguientes instrucciones: AUIPC, BRANCH, JAL.
- **interrup:** El valor del program counter (32 bits) en el caso en el que ocurra alguna interrupción. opcode=0011010.
- **opcode:** Número de 7 bits que contiene información acerca del tipo de instrucción que llega.
- **rs1:** Número de 32 bits guardado en un registro para ejecutar la instrucción JALR.
- **branch:** Señal de 1 bit que me indica si la condición de cualquier salto branch se cumple, de ser así el PC pasa a ser PC+imm. Para que la instrucción de salto se ejecute el valor de branch debe ser igual a 1.
- **enable_int:** Esta señal debe pasar de 1 a 0 cada vez que se ejecuta cualquier interrupción. Solo se debe mantener en 1 por un ciclo de reloj.



SALIDAS

El bloque de utilidades del procesador consta de las siguientes salidas:

- **RD:** Un número de 32 bits que se guarda en el registro de destino.
- **PC:** El valor actual del Program Counter



SALIDAS DE ACUERDO A LA INSTRUCCIÓN

- ✓ RDCYCLE: $RD = \text{Los 32 LSB del } N^{\circ} \text{ de ciclos de reloj que han transcurrido desde que inicio el programa.}$
- ✓ RDCYCLEH: $RD = \text{Los 32 MSB del } N^{\circ} \text{ de ciclos de reloj que han transcurrido desde que inicio el programa.}$
- ✓ RDTIME: $RD = \text{Los 32 LSB del tiempo en microsegundos que ha transcurrido desde que inicio el programa.}$
- ✓ RDTIMEH: $RD = \text{Los 32 MSB del tiempo en microsegundos que ha transcurrido desde que inicio el programa.}$
- ✓ RDINSTRET: $RD = \text{Los 32 LSB del número de instrucciones ejecutadas desde que inicio el programa.}$
- ✓ RDINSTRETH: $RD = \text{Los 32 MSB del número de instrucciones ejecutadas desde que inicio el programa.}$
- ✓ AUIPC: $RD = \text{Program Counter} + \text{imm}$
- ✓ BRANCH: $PC = PC + \text{imm}$ (solo si se cumple la condición, $\text{branch}=1$)
- ✓ JAL: $PC = PC + \text{imm}$ $RD = PC + 4$
- ✓ JALR: $PC = RS1$ $RD = PC + 4$
- ✓ INTERRUPT: $PC = \text{interrupt}$
- ✓ OTRAS INST: $PC = PC + 4$

OPCODE

INSTRUCCIÓN	OPCODE	IMM (32 bits)
RDCYCLE	1110011	0000000000000000000000011000000000
RDCYCLEH		00000000000000000000000110010000000
RDTIME		00000000000000000000000110000000001
RDTIMEH		00000000000000000000000110010000001
RDINSTRET		00000000000000000000000110000000010
RDINSTRETH		00000000000000000000000110010000010
AUIPC	0010111	Cualquier número de 32bits
BEQ, BNE, BLT, BLTU, BGE, BGEU	1100011	Cualquier número de 32bits
JAL	1101111	Cualquier número de 32bits
JALR	1100111	No necesita, debe tener un valor en rs1
INTERRUPCIONES	0011010	No necesita, debe tener un valor en interrup
OTRAS	OTROS	No necesitan

DISEÑO TOP

